

A. PANGLOSSE^{1,2,3}, P. MARTIN GONTHIER¹, O. MARCELOT¹, P. MAGNAN¹, C. VIRMONTOIS², O. SAINT PÉ³

¹ ISAE-SUPAERO, CIMI (Conception d'Imageurs Intégrés), Université de Toulouse, 31055 Toulouse, France.

² Centre National d'Etudes Spatiales (CNES), 18 Avenue Édouard Belin, 31400 Toulouse, France.

³ Airbus Defence and Space, 31 Rue des Cosmonautes, 31402 Toulouse, France.

La détection faible flux :

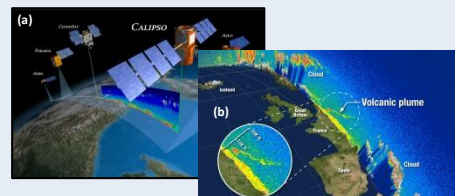
Pour certaines applications :

- bas niveau de lumière (ex : observation de la Terre) ;
- imagerie matricielle de distance type LIDAR (Light Detection and Ranging).

⇒ Nécessite une grande résolution temporelle ⇒ Capacité de comptage de photons.

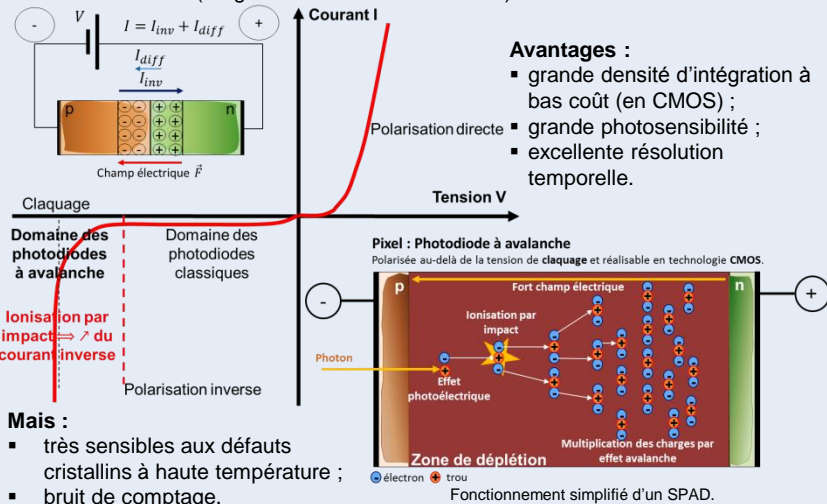
L'une des approches pour faire de la détection faible flux :

⇒ **Photodiode à avalanche à détection de photon unique ou SPAD (Single Photon Avalanche Diode).**



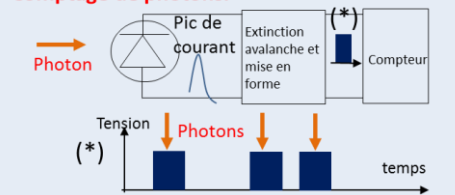
(a) Satellite d'observation de la terre – CALIPSO CNES/NASA intégrant un système LIDAR et des photodiodes à avalanche.
(b) Image post traitement issue de mesures LIDAR.

Contexte



SPAD : Single Photon Avalanche Diodes :

Comptage de photons.



$$\text{Dynamique} = \frac{\text{Compte max}}{\text{Bruit de comptage}}$$

- Fort courant ⇒ Risque de destruction.
⇒ Nécessité d'un système de régulation : extinction de l'avalanche.
⇒ Temps mort ⇒ **Compte max.**
- Défauts dans le silicium et fort champ électrique ⇒ Comptes en l'absence de photons : compte en obscurité ⇒ **Bruit de comptage.**

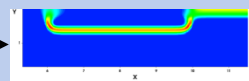
Problématique : Trouver le meilleur couplage entre les **technologies silicium CMOS** et le dispositif de **détection très faible flux** type photodiode à avalanche à photon unique (**SPAD**) assurant de bonnes performances en terme **probabilité de détection, résolution temporelle, bruit de comptage et dynamique** tout en limitant les effets parasites liés à l'**ionisation par impact**.

Méthodes

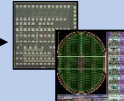
Étude théorique :

- Identification des paramètres clés ;
- Contenir les effets parasites ;
- Design de la photodiode ;
- Influence température ;
- Processus technologique.

Modélisation et simulation



Structures tests sur silicium CMOS.

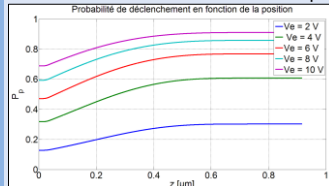


Caractérisation : mesures et analyses.



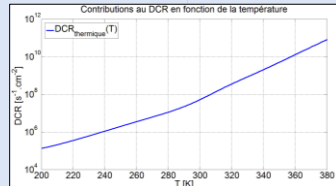
Premiers résultats

Modélisations : visant à mieux comprendre les facteurs limitants, afin de les maîtriser et de les minimiser :



Probabilité de déclencher une avalanche en fonction de :

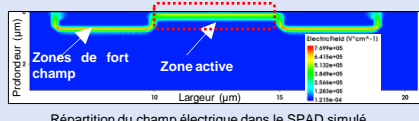
- la profondeur de formation d'une paire électron-trou dans la zone de déplétion ;
- la tension de polarisation V_e au-delà de la tension de claque V_c .



Nombre de comptes en obscurité :
DCR – Dark count rate

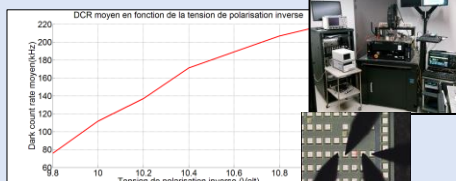
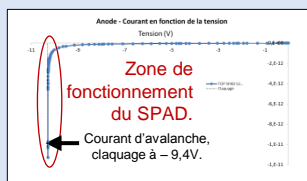
Évolution du DCR en fonction de la température : \searrow température ⇒ \searrow DCR.

Premiers test effectués sur des SPADs élémentaires, technologie CMOS 130 nm :



Fort champ électrique hors zones actives ⇒ **Fort DCR 140kHz** contre quelques centaines de Hz dans la littérature [1].

Cause identifiée : Fort dopage des implants de la technologie utilisée.



Perspectives

- Identifier d'autres technologies CMOS assurant des performances correctes du SPAD en terme de dynamique, les simuler, les réaliser sur silicium et les caractériser.
- Améliorer les modèles numériques utilisés pour étudier certains paramètres clés du SPAD.
- Caractérisations en température pour étudier les paramètres mis en jeu dans le DCR.